

JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されてる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed this Office.

出願年月日 ate of Application:

1999年11月10日

願番号 plication Number:

平成11年特許顯第319606号

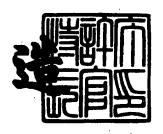
顧 人 dicant (s):

日本電気株式会社

CERTIFIED COPY OF PRIORITY DOCUMENT

2000年 8月18日

特許庁長官 Commissioner, Patent Office 及川耕



【書類名】

特許願

【整理番号】

34002013

【提出日】

平成11年11月10日

【あて先】

特許庁長官

殿

【国際特許分類】

G03B 17/20

H04N 5/765

H04N 5/225

H04N 5/235

【発明者】

【住所又は居所】

東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】

加藤 聰

【特許出願人】

【識別番号】

000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】

100070219

【弁理士】

【氏名又は名称】

若林 忠

【電話番号】

03-3585-1882

【選任した代理人】

【識別番号】

100088328

【弁理士】

【氏名又は名称】 金田 暢之

【選任した代理人】

【識別番号】

100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【手数料の表示】

【予納台帳番号】 015129

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9710078

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像装置

【特許請求の範囲】

【請求項1】 被写体光学像をアナログの映像信号に変換して出力する固体 撮像素子と、該固体撮像素子から出力された映像信号を所定の量子化ビット数に て該量子化ビット数を具備するデジタルの映像信号に変換して出力するA/D変 換器と、該A/D変換器から出力された映像信号に対して所定の信号処理ビット 数で画像処理を行うデジタル信号処理回路と、該デジタル信号処理回路から出力 された映像信号を表示する表示装置と、前記デジタル信号処理回路から出力 た映像信号を格納する記録媒体とを有してなる撮像装置において、

前記A/D変換器は、量子化ビット数が可変であることを特徴とする撮像装置

【請求項2】 請求項1に記載の撮像装置において、

前記A/D変換器は、前記表示装置に前記映像信号を表示する場合の量子化ビット数を、前記記録媒体に前記映像信号を格納する場合の量子化ビット数よりも少なくすることを特徴とする撮像装置。

【請求項3】 請求項1または請求項2に記載の撮像装置において、

前記デジタル信号処理回路から出力された映像信号に対して、該映像信号を前記記録媒体に記録するための処理を行うとともに、該映像信号を装置外部に転送するための処理を行うインターフェース回路を有し、

前記A/D変換器は、前記表示装置に前記映像信号を表示する場合の量子化ビット数を、前記インターフェース回路を介して前記映像信号を装置外部に転送する場合の量子化ビット数よりも少なくすることを特徴とする撮像装置。

【請求項4】 請求項2または請求項3に記載の撮像装置において、

前記デジタル信号処理回路は、前記信号処理ビット数が可変であり、前記表示装置に前記映像信号を表示する場合の前記信号処理ビット数を、前記A/D変換器における前記量子化ビット数と同じビット数に設定することを特徴とする撮像装置。

【請求項5】 請求項4に記載の撮像装置において、

当該撮像装置における動作モードを設定するためのモード選択スイッチと、

前記モード選択スイッチにおける動作モードの設定に基づいて、前記A/D変換器における前記量子化ビット数及び前記デジタル信号処理回路における前記信号処理ビット数を設定するためのビット数変換信号を生成し、該ビット数変換信号を前記A/D変換器及び前記デジタル信号処理回路に対して出力するシステム制御装置とを有し、

前記A/D変換器は、前記システム制御装置から出力された前記ビット数変換信号に基づいて前記量子化ビット数を設定し、

前記デジタル信号処理回路は、前記システム制御装置から出力された前記ビット数変換信号に基づいて前記信号処理ビット数を設定することを特徴とする撮像 装置。

【請求項6】 被写体光学像をアナログの映像信号に変換して出力する固体 撮像素子と、該固体撮像素子から出力された映像信号を所定の量子化ビット数に て該量子化ビット数を具備するデジタルの映像信号に変換して出力するA/D変 換器と、該A/D変換器から出力された映像信号に対して所定の信号処理ビット 数で画像処理を行うデジタル信号処理回路と、該デジタル信号処理回路から出力 された映像信号を表示する表示装置と、前記デジタル信号処理回路から出力 た映像信号を格納する記録媒体とを有してなる撮像装置において、

前記A/D変換器は、互いに異なる固定の量子化ビット数を具備する複数のA/D変換部を有し、該複数のA/D変換部のいずれかにて前記固体撮像素子から 出力された映像信号をデジタルの映像信号に変換し、該デジタルの映像信号を前 記デジタル信号処理回路に対して出力することを特徴とする撮像装置。

【請求項7】 請求項6に記載の撮像装置において、

前記表示装置に前記映像信号を表示する場合に、前記複数のA/D変換部のうち、前記記録媒体に前記映像信号を格納する時に選択するA/D変換部の量子化ビット数よりも少ない量子化ビット数を具備するA/D変換部を選択するスイッチ回路を有し、該スイッチ回路にて選択されたA/D変換部から出力された映像信号が前記デジタル信号処理回路に入力されることを特徴とする撮像装置。

【請求項8】 請求項6または請求項7に記載の撮像装置において、

前記デジタル信号処理回路から出力された映像信号に対して、該映像信号を前 記記録媒体に記録するための処理を行うとともに、該映像信号を装置外部に転送 するための処理を行うインターフェース回路を有し、

前記スイッチ回路は、前記表示装置に前記映像信号を表示する場合に、前記インターフェース回路を介して前記映像信号を装置外部に転送する時に選択するA/D変換部の量子化ビット数よりも少ない量子化ビット数を具備するA/D変換部を選択することを特徴とする撮像装置。

【請求項9】 請求項7または請求項8に記載の撮像装置において、

前記デジタル信号処理回路は、前記信号処理ビット数が可変であり、前記表示装置に前記映像信号を表示する場合の前記信号処理ビット数を、前記スイッチ回路により選択された前記A/D変換部における前記量子化ビット数と同じビット数に設定することを特徴とする撮像装置。

【請求項10】 請求項9に記載の撮像装置において、

当該撮像装置における動作モードを設定するためのモード選択スイッチと、

前記モード選択スイッチにおける動作モードの設定に基づいて、前記スイッチ 回路の切換えを行うためのA/D変換部切換信号を生成して前記スイッチ回路に 対して出力するとともに、前記デジタル信号処理回路における前記信号処理ビッ ト数を設定するためのビット数変換信号を生成して前記デジタル信号処理回路に 対して出力するシステム制御装置とを有し、

前記スイッチ回路は、前記システム制御装置から出力された前記A/D変換部 切換信号に基づいて前記複数のA/D変換部のいずれかを選択し、

前記デジタル信号処理回路は、前記システム制御装置から出力された前記ビット数変換信号に基づいて前記信号処理ビット数を設定することを特徴とする撮像 装置。

【請求項11】 請求項5または請求項10に記載の撮像装置において、

前記システム制御装置は、前記記録媒体に格納された前記映像信号を前記表示装置に再生表示する場合、前記固体撮像素子、前記A/D変換器及び前記デジタル信号処理回路の動作を停止することを特徴とする撮像装置。

【請求項12】 請求項5、10または11に記載の撮像装置において、

前記モード選択スイッチは、前記記録媒体に前記映像信号が格納されている場合に、前記映像信号を前記表示装置に表示するか否かを選択することを特徴とする撮像装置。

【請求項13】 請求項1乃至12のいずれか1項に記載の撮像装置において、

前記デジタル信号処理回路から出力された前記映像信号からデータを間引くことにより、該映像信号を前記表示装置に表示させるための表示装置用ドライバを 有することを特徴とする撮像装置。

【請求項14】 請求項1から請求項13に記載の撮像装置は電子スチルカ メラであることを特徴とする撮像装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、固体撮像素子にて得られた映像信号をモニタリング画像として表示装置に表示する撮像装置に関し、特に、表示装置にモニタリング画像を表示する際のシステム全体の消費電力を低減する撮像装置に関する。

[0002]

【従来の技術】

撮像装置の中でも、CCD (charged coupled device) 等の固体撮像素子にて得られた映像信号をLCD等の表示装置にモニタリング画像として表示するとともに、この映像信号をフロッピーディスクやメモリカード等の記録媒体に記録する電子スチルカメラは、その市場規模が急速に拡大している。

[0003]

電子スチルカメラに用いられる固体撮像素子においては、近年、総画素数が130万画素程度のCCDから200万画素以上のCCDへと主流が移行しつつあり、電子スチルカメラの高画素化が進んでいる。

[0004]

電子スチルカメラの高画素化の要因としては、固体撮像素子の価格が低下したことや、Pentiumプロセッサーに代表されるCPUの飛躍的な性能の向上及び記

憶媒体の大容量化によりコンシューマーユースのパソコンでも大容量データを手軽に扱えるようになってきたことや、数年前には主流であったVGAクラスの画像以上の高精細な画像がユーザーから要求されていること等が挙げられる。

[0005]

今後、電子スチルカメラにおいては、更に、高画素化が進むとともに、多機能化が進み、その用途も多種多様になっていくことが推測される。しかしながら、電子スチルカメラの高画素化、多機能化が進むことにより、システム全体の消費電力の増加が懸念される。

[0006]

電子スチルカメラの高画素化に伴って画素数を増加させた場合は、固体撮像素子の電極容量が増加し、また、画素数に比例して固体撮像素子の駆動周波数も増加するおそれがある。

[0007]

その結果、固体撮像素子を駆動するための駆動回路の消費電力が増加するとと もに、電子スチルカメラのシステム全体の動作周波数も増加するため、電子スチ ルカメラのシステム全体の消費電力が増加してしまう。

[0008]

また、電子スチルカメラの多機能化に伴い、上述した表示装置や記録媒体の周辺機器の他にテレビジョンやパソコン等がシステムに付属され、これにより、電子スチルカメラのシステム全体の消費電力が更に増加することが推測される。

[0009]

その結果、電源であるバッテリーの寿命が低下するため、撮影時間の短縮や画像の記録枚数の減少等が生じてしまい、電子スチルカメラの多機能化が達成されたとしても、その機能を十分に発揮することができなくなってしまう。

[0010]

このため、今後、電子スチルカメラを開発する上では、その性能や機能を追究 するとともに、システム全体の消費電力を低減させることが非常に重要である。

電子スチルカメラにおいては、LCD表示装置にモニタリング画像等の画像を 表示する頻度が高く、更に、LCD表示装置の消費電力が大きいことから、シス

テム全体の消費電力を低減させるためには、LCD表示装置に画像を表示している時のシステム全体の消費電力を低減させることが非常に有効な手段となる。

[0011]

このため、最近の電子スチルカメラにおいては、LCD表示装置に画像を表示している時のシステム全体の消費電力を低減させるために種々の考案がなされており、例えば、その技術が特開平11-164178号公報、特開平11-136551号公報、特開平10-276356号公報及び特開平9-93470号公報に開示されている。

[0012]

以下に、LCD表示装置に画像を表示する際のシステム全体の消費電力を低減 させることを目的とした従来の電子スチルカメラについて説明する。

[0013]

まず、特開平11-164178号公報に開示された電子スチルカメラについて説明する。

[0014]

図5は、従来の電子スチルカメラの一構成例を示すブロック図であり、特開平 11-164178号公報に開示されたものを示している。

[0015]

図5に示すように本従来例は、撮像回路501と、信号処理回路502と、圧縮伸張回路503と、画像情報メモリー504と、CPU505と、圧縮率設定スイッチ506と、光量コントロール回路507と、ブライト調整ボリューム508と、LCD表示装置であるLCDモニター509と、バックライト510とから構成されている。

[0016]

本従来例においては、撮像回路 5 0 1 にて撮影される画像データの圧縮率が圧縮率設定スイッチ 5 0 6 を介して予め選択され、その後、撮像回路 5 0 1 にて画像データの撮影が開始される。なお、画像データの圧縮率は、画像の画質に対応するものであり、圧縮率が高くなるにしたがい画像の画質が低下する。

[0017]

撮像回路501は、画像データを撮影して出力するものであり、また、信号処理回路502は、撮像回路501から出力された画像データをLCDモニター509に表示するための画像データに変換して出力するものである。

[0018]

圧縮伸張回路503は、信号処理回路502から出力された画像データを、圧縮率設定スイッチ506を介して選択された圧縮率で圧縮するものであり、また、画像情報メモリー504は、圧縮伸張回路503にて圧縮された画像データを保管するものである。

[0019]

光量コントロール回路507は、画像情報メモリ504に保管された画像データがLCDモニター509に再生表示される場合に、画像情報メモリ504に保管された画像データの圧縮率に基づいてLCDモニター509のバックライト510の光量を制御するものであり、また、ブライト調整ボリューム508は、光量コントロール回路507の微調整を行うものである。

[0020]

CPU505は、信号処理回路502、圧縮伸張回路503、光量コントロール回路507及びブライト調整ボリューム508の制御を行うものである。

[0021]

上記のように構成された本従来例においては、光量コントロール回路 5 0 7 において、画像情報メモリ 5 0 4 に保管された画像データが通常の圧縮率よりも低い圧縮率で圧縮されている場合には、バックライト 5 1 0 の光量が通常よりも明るくなるように制御され、画像情報メモリ 5 0 4 に保管された画像データが通常の圧縮率よりも高い圧縮率で圧縮されている場合には、バックライト 5 1 0 の光量が通常よりも暗くなるように制御される。

[0022]

すなわち、本従来例は、画質が低い画像データをLCDモニター509に表示 する場合には、バックライト510の光量を通常よりも暗くなるように制御し、 これにより、システム全体の消費電力を低減するものである。

[0023]

次に、特開平11-136551号公報に開示された電子スチルカメラについて説明する。

[0024]

図6は、従来の電子スチルカメラの他の構成例を示すブロック図であり、特開 平11-136551号公報に開示されたものを示している。

[0025]

図6に示すように本従来例は、LCD表示部602と、LCD表示部602のバックライト603と、バックライト603の光量を制御するコントロール部604と、撮影時や再生時の設定条件を設定するための入力ボタン608~610と、入力ボタン608~610の入力状態を検知するセンサ607と、センサ607における検知結果に基づいて入力ボタン608~610のいずれかが入力された時からカウントを開始するタイマー606と、バックライト603の光量を記憶するためのメモリー部605と、入力ボタン608~610の入力状態に基づいて撮影時や再生時の設定条件を表示する設定表示パネル611と、電源612とから構成されている。

[0026]

なお、LCD表示部602は、カメラ601の内部に設けられている。

[0027]

上記のように構成された本従来例においては、コントロール部604において、タイマー606におけるカウント数に基づいて撮影者が入力ボタン608~610の操作中であると判断された場合は、撮影者がLCD表示部602を注意して見ていないものと認識され、LCD表示部602のバックライト603の光量が暗くなるように制御される。

[0028]

すなわち、本従来例は、LCD表示部602に画像を表示する時に、撮影者が 撮影時や再生時の設定条件を設定している場合には、バックライト603を暗く なるように制御し、これにより、システム全体の消費電力を低減するものである

[0029]

次に、特開平10-276356号公報に開示された電子スチルカメラについて説明する。

[0030]

図7は、従来の電子スチルカメラの他の構成例を示すブロック図であり、特開 平10-276356号公報に開示されたものを示している。

[0031]

図7に示すように本従来例は、被写体の光学像を画像データに変換して出力する撮像部702と、撮像部702から出力された画像データを一時的に蓄えるキャプチャメモリ703と、キャプチャメモリ703に蓄えられた画像データを表示するためのLCD741を具備する表示部704と、LCD741に表示される画像データの制御を行う制御部701とから構成されている。

[0032]

撮像部702は、被写体の光学像を画像データに変換してキャプチャメモリ7 03に対して出力するCCD721と、CCD721を駆動するCCDコントローラ722とから構成されている。

[0033]

制御部701は、キャプチャメモリ703に格納された画像データの明るさに基づいて露出を計算し、この計算結果に基づいて撮像部702におけるシャッター速度をCCDコントローラ722に設定する露出制御手段711と、露出制御手段711における露出の計算結果に基づいてLCD741の輝度を設定するLCD741に表示させるための画像データに変換して表示部704に対して出力するLCD表示制御手段713とから構成されている。

[0034]

表示部704は、LCD741と、LCD輝度制御手段712にて設定された LCD741の輝度及びLCD表示制御手段713から出力された画像データに 基づいてLCD741を制御するLCDコントローラ742とから構成されてい る。

[0035]

上記のように構成された本従来例においては、露出制御手段711において、キャプチャメモリ703に格納された画像データの明るさに基づいて露出が計算され、LCD輝度制御手段712において、露出制御手段11における露出の計算結果に基づいてLCD741の輝度が制御される。

[0036]

すなわち、本従来例は、被写体の周囲が暗いと判断された画像データをLCD 741に表示する場合には、LCD741の輝度を下げるように制御し、これにより、システム全体の消費電力を低減するものである。

[0037]

次に、特開平9-93470号公報に開示された電子スチルカメラについて説明する。

[0038]

図8は、従来の電子スチルカメラの他の構成例を示すブロック図であり、特開 平9-93470号公報に開示されたものを示している。

[0039]

図8に示すように本従来例は、電子スチルカメラ801と、メモリカード823と、ハードディスク827、コンピュータ824と、テレビジョン833とから構成されている。

[0040]

電子スチルカメラ801は、システム制御回路810と、光学ブロック811と、CCD(固体撮像素子)812と、CCDドライバ813と、クロック発生回路814,837と、相関二重サンプリング・サンプルホールド回路(以下、CDS回路と称する)815と、A/D変換器816と、パルスゲート回路817と、分周回路818と、画像メモリ819と、映像信号処理回路(以下、DSP回路と称する)821と、I/F(インターフェイス)回路822と、カードコネクタ825と、外部コネクタ826と、D/A変換器831と、モニタドライバ832と、ビデオ出力コネクタ834と、LCDドライバ835と、LCD表示装置であるLCD表示素子836と、操作部838とから構成されている。

本従来例においては、CCD812を介して得られた画素信号を動画としてL

CD表示素子836に表示するモニタスルーモードと、CCD812を介して得られた画素信号を静止画としてメモリカード823等の記録媒体に記録する記録モードとのいずれかのモードで動作が行われる。

[0041]

システム制御回路810は、マイクロコンピュータであり、電子スチルカメラ 801の全体の制御を行う。

[0042]

光学ブロック811は、撮影レンズであり、また、CCD812においては、 受光面にフォトダイオード(不図示)が形成され、更に、フォトダイオード上に はカラーフィルタ(不図示)が配置されている。光学ブロック11を通った光線 は、CCD12の受光面に導かれ、これにより、CCD12の受光面に形成され たフォトダイオード上に被写体像に対応した画素信号が発生する。

[0043]

CCD812は、フォトダイオード上で発生した画素信号をCDS回路815 に対して出力する。

[0044]

CCDドライバ813は、クロック発生回路814から一定の周期で出力されるクロック信号に同期してCCD812を駆動する。すなわち、CCD812は、クロック発生回路814から出力されたクロック信号に同期してCDS回路815に対して画素信号を出力することになる。

[0045]

パルスゲート回路817は、クロック発生回路814から出力されるパルス信号に基づいて、CDS回路815に対してサンプルホールド(S/H)パルス信号を出力し、また、CDS回路815は、パルスゲート回路817から出力されたパルス信号に基づいて、CCD812から出力された画素信号の雑音成分を除去する等の信号処理を行い、信号処理が行われた画素信号をA/D変換器816に対して出力する。

[0046]

分周回路818は、クロック発生回路814から出力されたパルス信号に基づ

いて、A/D変換器816に対してA/Dクロック信号を出力し、また、A/D 変換器816は、分周回路818から出力されたA/Dクロック信号に基づいて 、CDS回路815から出力された画素信号のA/D変換を行う。

[0047]

本従来例においては、CDS回路815、A/D変換器816、パルスゲート回路817及び分周回路818は、記録モード時とモニタスルーモード時との動作が互いに異なるように構成されており、これにより、A/D変換器816にてA/D変換が行われる周期がモニタスルーモードと記録モードとで互いに異なるように構成されている。

[0048]

このため、A/D変換器 8 1 6 は、記録モード時にはCCD 8 1 2 から出力された全ての画素信号のA/D変換を行い、モニタスルーモード時にはCCD 8 1 2 から出力された画素信号のうち、約半分の画素信号のA/D変換を行うことになる。

[0049]

画像メモリ819は、A/D変換器816にてA/D変換が行われた画素信号を格納し、また、DSP回路821は、画像メモリ819に格納された画素信号に対して、分周回路818から出力されたDSPクロック信号に基づいて、補色・原色変換、ホワイトバランス及びガンマ処理等のカラー化処理を行うことにより原色信号を生成し、生成された原色信号をI/F回路822に対して出力する。 I/F回路822は、DSP回路821から出力された原色信号を、メモリカード823に記録するためのフォーマットに変換したり、コンピュータ824に接続されたハードディスク827に記録するためのフォーマットに変換したりする。

[0050]

メモリカード823は、カードコネクタ825に着脱可能であり、また、コン ピュータ824は、外部コネクタ826に着脱可能である。

[0051]

D/A変換器831は、DSP回路821から出力された原色信号をアナログ

信号に変換し、また、モニタドライバ832は、D/A変換器831にてアナログ信号に変換された原色信号を、例えば、NTSC方式の信号に変換し、この信号をビデオ出力コネクタ834を介してテレビジョン833に対して出力する。

LCDドライバ835は、クロック発生回路837から出力されるクロック信号に基づいて、DSP回路821から出力された原色信号に対して、この原色信号をLCD表示素子836に表示させるための処理を行い、これにより、LCD表示素子836は、モニタスルーモード時にCCD812から出力された画素信号を動画としてリアルタイムで表示する。

[0052]

なお、LCDドライバ835は、クロック発生回路837から一定の周期で出力されるクロック信号に基づいて動作する。

[0053]

操作部838には、モニタスルーモードと記録モードとのいずれかのモードを 選択するための切替スイッチが設けられている。

[0054]

上記のように構成された本従来例においては、A/D変換器 8 1 6 にてA/D 変換が行われる周期をモニタスルーモードと記録モードとで異ならせ、モニタスルーモード時にはCCD 8 1 2 から出力された画素信号のうち、約半分の画素信号のみがA/D変換器 8 1 6 にてA/D変換される。

[0055]

すなわち、本従来例は、LCD表示素子836に画素信号を表示する場合には、CCD812から出力された画素信号のうち、約半分の画素信号を間引いた状態でLCD表示素子836に表示し、これにより、システム全体の消費電力を低減するものである。

[0056]

【発明が解決しようとする課題】

電子スチルカメラにおいては、記録媒体に記録する画像やパソコン上で処理を 行うための画像に対しては可能な限り高精細な画質が要求されるが、一方で、L CD表示装置に表示される画像に対しては高い画質が要求されることがなく、通 常は20万程度の画素数があれば十分である。

[0057]

しかしながら、上述したような従来の電子スチルカメラのうち、図5~図7に 示したものにおいては、LCD表示装置に表示される画像に対する処理が、記録 媒体に記録する画像やパソコン上で処理を行うための画像と同様の処理であり、 これにより、LCD表示装置に表示される画像の処理時における消費電力が必要 以上に大きなものになってしまう。

[0058]

例えば、固体撮像素子としてメガピクセル級の高精細なCCDが搭載された電子スチルカメラにおいては、LCD表示装置に表示される画像に対して、高精細な画質が要求される画像と同様に10ビット程度の高いビット数で画像処理が行われている。

[0059]

特に、量子化ビット数が大きなA/D変換器を用いた電子スチルカメラにおいては、A/D変換器の後段に設けられた信号処理回路における画像処理ビット数が大きくなり、これにより、回路規模の増大や消費電力の増加が顕著になってしまう。

[0060]

これに対して、図8に示した従来の電子スチルカメラにおいては、LCD表示素子836に画像(画素信号)を表示するモニタスルーモード時に、CCD812から出力された画素信号のデータの約半分が間引かれることにより、LCD表示素子836に表示される画像の画素数が、高精細な画質が要求される画像の画素数よりも低減されるように構成されている。

[0061]

しかしながら、図8に示した従来の電子スチルカメラにおいては、CCD812から出力された画素信号のうち、約半分の画素信号のデータが間引かれた後、DSP回路821において、データが間引かれた画素信号に対してカラー化(色補間)処理が行われているため、LCD表示素子836に表示される画像において色偽信号が多数発生して画質が著しく低下してしまうという問題点がある。

[0062]

DSP回路821においては、通常、複数の画素信号を用いてカラー化処理が行われている。このため、CCD812から出力された一部の画素信号を用いてカラー化処理が行われる場合、これらの画素信号のそれぞれを被写体像に対応させると、これらの画素信号のそれぞれは被写体像上で互いに離れた位置にあることになる。これにより、カラー化処理に用いられる画素信号同士の相関が互いに少なくなり、LCD表示素子836に表示される画像において色偽信号が多数発生してしまう。

[0063]

本発明は上述したような従来の技術が有する問題点に鑑みてなされたものであって、LCD表示装置に画像を表示する場合において、画像の画質を低下させることなくシステム全体の消費電力を低減させることができる撮像装置を提供することを目的とする。

[0064]

【課題を解決するための手段】

上記目的を達成するために本発明は、

被写体光学像をアナログの映像信号に変換して出力する固体撮像素子と、該固体撮像素子から出力された映像信号を所定の量子化ビット数にて該量子化ビット数を具備するデジタルの映像信号に変換して出力するA/D変換器と、該A/D変換器から出力された映像信号に対して所定の信号処理ビット数で画像処理を行うデジタル信号処理回路と、該デジタル信号処理回路から出力された映像信号を表示する表示装置と、前記デジタル信号処理回路から出力された映像信号を格納する記録媒体とを有してなる撮像装置において、

前記A/D変換器は、量子化ビット数が可変であることを特徴とする。

[0065]

また、前記A/D変換器は、前記表示装置に前記映像信号を表示する場合の量子化ビット数を、前記記録媒体に前記映像信号を格納する場合の量子化ビット数よりも少なくすることを特徴とする。

[0066]

また、前記デジタル信号処理回路から出力された映像信号に対して、該映像信号を前記記録媒体に記録するための処理を行うとともに、該映像信号を装置外部に転送するための処理を行うインターフェース回路を有し、

前記A/D変換器は、前記表示装置に前記映像信号を表示する場合の量子化ビット数を、前記インターフェース回路を介して前記映像信号を装置外部に転送する場合の量子化ビット数よりも少なくすることを特徴とする。

[0067]

また、前記デジタル信号処理回路は、前記信号処理ビット数が可変であり、前記表示装置に前記映像信号を表示する場合の前記信号処理ビット数を、前記A/D変換器における前記量子化ビット数と同じビット数に設定することを特徴とする。

[0068]

また、当該撮像装置における動作モードを設定するためのモード選択スイッチと、

前記モード選択スイッチにおける動作モードの設定に基づいて、前記A/D変換器における前記量子化ビット数及び前記デジタル信号処理回路における前記信号処理ビット数を設定するためのビット数変換信号を生成し、該ビット数変換信号を前記A/D変換器及び前記デジタル信号処理回路に対して出力するシステム制御装置とを有し、

前記A/D変換器は、前記システム制御装置から出力された前記ビット数変換信号に基づいて前記量子化ビット数を設定し、

前記デジタル信号処理回路は、前記システム制御装置から出力された前記ビット数変換信号に基づいて前記信号処理ビット数を設定することを特徴とする。

[0069]

また、被写体光学像をアナログの映像信号に変換して出力する固体撮像素子と、該固体撮像素子から出力された映像信号を所定の量子化ビット数にて該量子化ビット数を具備するデジタルの映像信号に変換して出力するA/D変換器と、該A/D変換器から出力された映像信号に対して所定の信号処理ビット数で画像処理を行うデジタル信号処理回路と、該デジタル信号処理回路から出力された映像

1 6

信号を表示する表示装置と、前記デジタル信号処理回路から出力された映像信号 を格納する記録媒体とを有してなる撮像装置において、

前記A/D変換器は、互いに異なる固定の量子化ビット数を具備する複数のA/D変換部を有し、該複数のA/D変換部のいずれかにて前記固体撮像素子から出力された映像信号をデジタルの映像信号に変換し、該デジタルの映像信号を前記デジタル信号処理回路に対して出力することを特徴とする。

[0070]

また、前記表示装置に前記映像信号を表示する場合に、前記複数のA/D変換部のうち、前記記録媒体に前記映像信号を格納する時に選択するA/D変換部の量子化ビット数よりも少ない量子化ビット数を具備するA/D変換部を選択するスイッチ回路を有し、該スイッチ回路にて選択されたA/D変換部から出力された映像信号が前記デジタル信号処理回路に入力されることを特徴とする。

[0071]

また、前記デジタル信号処理回路から出力された映像信号に対して、該映像信号を前記記録媒体に記録するための処理を行うとともに、該映像信号を装置外部に転送するための処理を行うインターフェース回路を有し、

前記スイッチ回路は、前記表示装置に前記映像信号を表示する場合に、前記インターフェース回路を介して前記映像信号を装置外部に転送する時に選択するA/D変換部の量子化ビット数よりも少ない量子化ビット数を具備するA/D変換部を選択することを特徴とする。

[0072]

また、前記デジタル信号処理回路は、前記信号処理ビット数が可変であり、前記表示装置に前記映像信号を表示する場合の前記信号処理ビット数を、前記スイッチ回路により選択された前記A/D変換部における前記量子化ビット数と同じビット数に設定することを特徴とする。

[0073]

また、当該撮像装置における動作モードを設定するためのモード選択スイッチ と、

前記モード選択スイッチにおける動作モードの設定に基づいて、前記スイッチ

回路の切換えを行うためのA/D変換部切換信号を生成して前記スイッチ回路に対して出力するとともに、前記デジタル信号処理回路における前記信号処理ビット数を設定するためのビット数変換信号を生成して前記デジタル信号処理回路に対して出力するシステム制御装置とを有し、

前記スイッチ回路は、前記システム制御装置から出力された前記A/D変換部 切換信号に基づいて前記複数のA/D変換部のいずれかを選択し、

前記デジタル信号処理回路は、前記システム制御装置から出力された前記ビット数変換信号に基づいて前記信号処理ビット数を設定することを特徴とする。

[0074]

また、前記システム制御装置は、前記記録媒体に格納された前記映像信号を前記表示装置に再生表示する場合、前記固体撮像素子、前記A/D変換器及び前記デジタル信号処理回路の動作を停止することを特徴とする。

[0075]

また、前記モード選択スイッチは、前記記録媒体に前記映像信号が格納されている場合に、前記映像信号を前記表示装置に表示するか否かを選択することを特徴とする。

[0076]

また、前記デジタル信号処理回路から出力された前記映像信号からデータを間 引くことにより、該映像信号を前記表示装置に表示させるための表示装置用ドラ イバを有することを特徴とする。

[0077]

また、前記撮像装置は電子スチルカメラであることを特徴とする。

[0078]

(作用)

上記のように構成された本発明においては、A/D変換器における量子化ビット数が可変であるため、表示装置にモニタリング画像が表示される場合に、A/D変換器における量子化ビット数が少なくなるように制御すれば、A/D変換器における消費電力が低減する。

[0079]

また、デジタル信号処理回路における信号処理ビット数が可変である場合においては、表示装置にモニタリング画像が表示される場合に、デジタル信号処理回路における信号処理ビット数をA/D変換器における量子化ビット数と同様のビット数に設定することにより、デジタル信号処理回路における消費電力が低減する。また、A/D変換器の後段に、A/D変換器にて変化する量子化ビット数に対応して複数のデジタル信号処理回路を設ける必要がなく、これにより、撮像装置のシステム全体の回路規模の増大が防止される。

[0080]

このように、表示装置にモニタリング画像が表示される場合に、A/D変換器及びデジタル信号処理回路における消費電力が低減するとともに、撮像装置のシステム全体の回路規模の増大が防止されるため、撮像装置のシステム全体の消費電力が大幅に低減する。

[0081]

また、表示装置にモニタリング画像が表示される場合に、固体撮像素子から出力された映像信号に対してデジタル信号処理回路にて画像処理が行われた後、LCDドライバにて映像信号のデータの間引き処理が行われることにより、色偽信号の発生が抑えられるため、画質の低下が抑えられる。

[0082]

【発明の実施の形態】

以下に、本発明の実施の形態について図面を参照して説明する。

[0083]

(第1の実施の形態)

図1は、本発明の撮像装置の第1の実施の形態を示すブロック図であり、電子 スチルカメラシステムの構成を示す。

[0084]

図1に示すように本形態は、レンズ1と、絞り2と、シャッター3と、固体撮像素子4と、アナログ信号処理回路5と、水平/垂直(H/V)ドライバ6と、絞り/シャッター制御回路7と、A/D変換器8と、デジタル信号処理(DSP;ディジタル・シグナル・プロセッサ)回路9と、フレームメモリ10と、表示

装置用ドライバであるLCDドライバ11と、I/F回路12と、タイミングジェネレーター(以下、TGと称する)13と、システム制御装置(以下、CPUと称する)14と、LCD表示装置15と、記録媒体16と、モード設定スイッチ19とから構成されている。

[0085]

本形態においては、モード設定スイッチ19を介して撮影モード、再生モード 及びPC表示モードのいずれかのモードが選択される。

[0086]

なお、撮影モードとは、通常は、固体撮像素子4にて得られた映像信号をモニタリング画像としてLCD表示装置15に表示するLCD表示モードのことであり、LCD表示モード時にシャッター3が押下された場合は、固体撮像素子4にて得られた映像信号を記録媒体16に記録する記録モードになる。

[0087]

また、再生モードとは、記録媒体16等に記録された映像信号をLCD表示装置15に再生表示するモードのことであり、また、PC表示モードとは、固体撮像素子4を介して得られた映像信号をパソコン(不図示)等に転送するモードのことである。

[0088]

CPU14は、モード設定スイッチ19を介して選択されたモードやデジタル信号処理回路9における映像信号の演算結果に基づいて、本撮像装置内に設けられた全ての構成要素の制御を行うものである。例えば、A/D変換器8における量子化ビット数を設定したり、デジタル信号処理回路9における各種係数の算出や映像信号の信号処理を変更するための信号処理ビット数を設定したり、最適な撮影条件を与えるようにTG13や絞り/シャッター制御回路7を制御したりする。

[0089]

TG13は、水平/垂直ドライバ6、アナログ信号処理回路5及びA/D変換器8に対して、CPU14からの命令に基づいて一定の周期でクロック信号を出力する。

[0090]

絞り/シャッター制御回路7は、CPU14からの命令に基づいて絞り2及びシャッター3の制御を行い、レンズ1により結像された被写体光学像を所望の距離及び光量に調整して固体撮像素子4に投影する。

[0091]

水平/垂直ドライバ6は、TG13から一定の周期で出力されるクロック信号 に同期して固体撮像素子4に対して駆動パルスを出力する。

[0092]

固体撮像素子4は、2次元的に配列された光電変換素子(不図示)上に所定の配列でカラーフィルターアレイ(不図示)が形成されたCCDである。光電変換素子に被写体光学像が投影されると、この被写体光学像は光電変換素子により、例えば、レッド(R)、グリーン(G)及びブルー(B)の各色に対応するアナログの電気信号である映像信号に変換される。

[0093]

また、固体撮像素子4は、水平/垂直ドライバ6から出力される駆動パルスに基づいて、光電変換素子により被写体光学像が変換された映像信号を出力する水平/垂直レジスタ(不図示)を有している。これにより、固体撮像素子4は、TG13から出力されるクロック信号に同期して映像信号を出力することになる。

アナログ信号処理回路 5 は、固体撮像素子4 から出力された映像信号に含まれるリセットノイズや、暗電流によるショットノイズ等の雑音成分を、TG 1 3 から出力されるクロック信号に同期して除去し、これらの雑音成分が除去された映像信号を出力する。

[0094]

A/D変換器8は、アナログ信号処理回路5から出力された映像信号を、TG13から出力されるクロック信号に同期して所定の量子化ビット数でデジタルの映像信号に変換してデジタル信号処理回路9に対して出力する。なお、A/D変換器8においては、量子化ビット数が可変であり、CPU14から出力されるビット数変換信号17に基づいて量子化ビット数が変化する。

[0095]



本形態においては、固体撮像素子4、アナログ信号処理回路5及びA/D変換器8が、いずれもTG13から出力されるクロック信号に同期して動作するように構成されており、これにより、固体撮像素子4から出力された全ての映像信号の映像信号がA/D変換器8にて所定の量子化ビット数でデジタルの映像信号に変換されることになる。

[0096]

図2は、図1に示したデジタル信号処理回路9の一構成例を示す図である。

[0097]

図2に示すように本構成例においては、色分離回路201と、色補正回路20 2と、ホワイトバランス回路203と、輪郭補償回路204と、ガンマ補正回路 205と、クリップ回路206とから構成されている。

[0098]

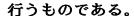
色分離回路201は、A/D変換器8から出力されたデジタル信号に対して色補間(カラー化)処理を行い、A/D変換器8から出力された映像信号をカラーの映像信号に変換して出力するものである。例えば、固体撮像素子4にてレッド(R)、グリーン(G)及びブルー(B)の各色に対応する映像信号が出力された場合は、色分離回路201において、A/D変換器8から出力された映像信号がR信号、G信号及びB信号のカラーの映像信号に変換される。

[0099]

色補正回路202は、色分離回路201から出力されたカラーの映像信号に対して、色再現性の改善のためにリニアマトリクス処理を行うものであり、また、ホワイトバランス回路203は、色補正回路202にてリニアマトリクス処理が行われた映像信号に対して、撮影時の照明条件に関わらず常に一定の色再現性を維持するためにゲインを調整するものである。

[0100]

輪郭補償回路204は、ホワイトバランス回路203にてゲインが調整された映像信号に対して、画像の鮮鋭度を改善するために輪郭を補償するものであり、また、ガンマ補正回路205は、輪郭補償回路204にて輪郭が補償された映像信号に対して、LCD表示装置15の入出力特性に適合するように非線形処理を



[0101]

クリップ回路206は、ガンマ補正回路205にて非線型処理が行われた映像 信号のうち、所定の階調レベルに達していない映像信号を除去するものである。

デジタル信号処理回路9は、A/D変換器8から出力されたデジタルの映像信号に対して、上記構成要素にて所定の信号処理ビット数で各種の画像処理を行い、この画像処理により生成されたカラーの映像信号を出力する。なお、デジタル信号処理回路9における信号処理ビット数は、CPU14から供給されるビット数変換信号17に基づいて変化し、A/D変換器8における量子化ビット数と同じビット数に設定される。

[0102]

本形態においては、CPU14から出力されるビット数変換信号17をA/D 変換器8及びデジタル信号処理回路9に直接入力する構成であるが、本発明においては、CPU14から出力されるビット数変換信号17を内部バス18を介し てA/D変換器8及びデジタル信号処理回路9に入力する構成にしても良い。

[0103]

デジタル信号処理回路9から出力されたカラーの映像信号は、内部バス18を介して、LCDドライバ11、I/F回路12、フレームメモリ10及びCPU14に入力される。

[0104]

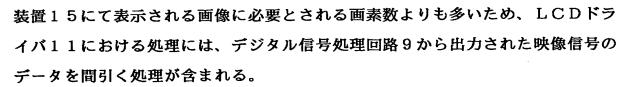
フレームメモリ10は、デジタル信号処理回路9から出力されたカラーの映像信号を一時的に格納し、この映像信号を必要に応じてLCDドライバ11、I/F回路12及びCPU14に対して出力する。

[0105]

LCDドライバ11は、デジタル信号処理回路9から出力されたカラーの映像信号に対して、この映像信号をLCD表示装置15に表示させるための処理を行い、これにより、この映像信号がLCD表示装置15に表示される。

[0106]

なお、固定撮像素子4から出力された映像信号の画素数は、通常、LCD表示



[0107]

特開平9-93470号公報に開示されたものにおいては、固定撮像素子4から出力された映像信号のデータを間引いた状態で色補間処理が行われているため、 色偽信号が大量に発生し、その結果、 画質が著しく低下してしまう。

[0108]

これに対して、本形態においては、固定撮像素子4から出力された全ての映像信号に対してデジタル信号処理回路9内に設けられた色分離回路201にて色補間処理が行われた後、LCDドライバ11にて映像信号のデータの間引き処理が行われる。これにより、色偽信号の発生を抑えることができるため、画質の低下を抑えることができる。

[0109]

I/F回路12は、デジタル信号処理回路9から出力されたカラーの映像信号に対して、この映像信号をメモリカード、ハードディスク、磁気テープ等の記録 媒体16に記録するための処理を行うインターフェースである。

[0110]

本形態においては、I/F回路12を、記録媒体16に記録するためだけではなく、パソコンやプリンタ等への外部バスインターフェースとして、例えば、P 1394、USB及びSCSIのように用いる構成であっても良い。

[0111]

以下に、上記のように構成された撮像装置の動作について図3を参照して説明 する。

[0112]

図3は、図1に示した撮像装置の動作シーケンスを説明するための図であり、 (a) は撮影モード時の動作シーケンスを説明するための図、 (b) はPC表示モード時の動作シーケンスを説明するための図、 (c) は再生モード時の動作シーケンスを説明するための図である。

[0113]

まず、図3(a)に示した撮影モード時の動作シーケンスについて説明する。

電源(不図示)がONされた後、モード設定スイッチ19を介して撮影モードが選択された場合、本撮像装置内に設けられた各構成要素においては、まず、撮影者に被写体を確認(モニタリング)させるために、LCD表示装置15にモニタリング画像を表示するLCD表示モードとしての処理が行われる。

[0114]

なお、モード設定スイッチ19を介して撮影モードが選択された後に、電源が ONされた場合も、本撮像装置内に設けられた各構成要素においては、LCD表 示装置15にモニタリング画像を表示するための処理が行われる。

[0115]

モード設定スイッチ19を介して撮影モードが選択されると、CPU14においては、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数を8ビットに設定するためのビット数変換信号17が、A/D変換器8及びデジタル信号処理回路9に対して出力される。これにより、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数が共に8ビットに設定される。

[0116]

CPU14おいては、ビット数変換信号17の出力動作と同時に、TG13及び絞り/シャッター制御回路7の制御が行われており、これにより、TG13においては、一定の周期でクロック信号が出力され、また、絞り/シャッター制御回路7においては、絞り2及びシャッター3が制御される。

[0117]

絞り/シャッター制御回路7における絞り2及びシャッター3の制御により、 レンズ1によって結像された被写体光学像が所望の距離及び光量に調整されて固 体撮像素子4に投影される。

[0118]

固体撮像素子4においては、内部に設けられた光電変換素子の表面に被写体光 学像が投影されると、この被写体光学像が光電変換素子によってアナログの電気 信号である映像信号に変換される。

[0119]

このとき、水平/垂直ドライバ6においては、TG13から一定の周期で出力 されたクロック信号に同期して駆動パルスが生成され、生成された駆動パルスが 固体撮像素子4内に設けられた水平/垂直レジスタに対して出力されている。

[0120]

このため、固体撮像素子4においては、内部に設けられた水平/垂直レジスタ において、水平/垂直ドライバ6から出力された駆動パルスに同期して映像信号 が出力される。

[0121]

次に、アナログ信号処理回路5において、固体撮像素子4から出力された映像信号に含まれる雑音成分が、TG13から出力されるクロック信号に同期して除去され、雑音成分が除去された映像信号がA/D変換器8に対して出力される。

A/D変換器8においては、CPU14から出力されたビット数変換信号17により量子化ビット数が8ビットに設定されており、これにより、アナログ信号処理回路5から出力された映像信号が、TG13から一定の周期で出力されたクロック信号に同期して8ビットの映像信号に変換されてデジタル信号処理回路9に対して出力される。

[0122]

デジタル信号処理回路9においては、まず、色分離回路201において、A/D変換器8から出力されたデジタルの映像信号に対して、色補間(カラー化)処理が行われ、これにより、A/D変換器8から出力された映像信号がカラーの映像信号に変換される。

[0123]

続いて、色分離回路201にて色補間処理が行われた映像信号に対して、色補 正回路202にてリニアマトリクス処理が行われ、また、ホワイトバランス回路 203にてゲインが調整され、また、輪郭補償回路204にて画像の輪郭が補償 され、また、ガンマ補正回路205にて非線形処理が行われる。

[0124]

その後、クリップ回路206において、ガンマ補正回路205にて非線形処理 が行われた映像信号のうち、所定の階調レベルに達していない映像信号が除去さ れる。

[0125]

デジタル信号処理回路9においては、CPU14から出力されたビット数変換信号17により信号処理ビット数がAD変換器8における量子化ビット数と同様の8ビットに設定されており、これにより、A/D変換器8から出力された映像信号に対して上記構成要素にて各種の画像処理が8ビットで行われ、画像処理が行われることにより生成されたカラーの映像信号が出力される。

[0126]

デジタル信号処理回路9から出力された映像信号は、内部バス18を介して、 LCDドライバ11、I/F回路12、フレームメモリ10及びCPU14に入力される。

[0127]

その後、LCDドライバ11において、デジタル信号処理回路9から出力されたカラーの映像信号に対して、この映像信号をLCD表示装置15に表示させるために間引き処理を含む処理が行われ、これにより、LCD表示装置15にモニタリング画像である映像信号が表示される。

[0128]

ここで、撮影者により被写体が特定されてシャッター3が押下されると、本撮像装置内に設けられた各構成要素においては、シャッター3が押下された時に固体撮像素子4に投影されていた被写体光学像を記録媒体1[°]6に記録する記録モードとしての処理が行われる。

[0129]

まず、CPU14において、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数を10ビットに変更するためのビット数変換信号17がA/D変換器8及びデジタル信号処理回路9に対して出力される。これにより、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数が共に10ビットに変更される。

[0130]

次に、固体撮像素子4において、シャッター3が押下された時に光電変換素子の表面に投影されていた被写体光学像が、光電変換素子によってアナログの電気信号である映像信号に変換されて出力される。

[0131]

次に、アナログ信号処理回路5において、固体撮像素子4から出力された映像信号に含まれる雑音成分が、TG13から出力されるクロック信号に同期して除去され、雑音成分が除去された映像信号がA/D変換器8に対して出力される。

A/D変換器8においては、CPU14から出力されたビット数変換信号17により量子化ビット数が10ビットに設定されており、これにより、アナログ信号処理回路5から出力された映像信号が、TG13から出力されるクロック信号に同期して10ビットの映像信号に変換されてデジタル信号処理回路9に対して出力される。

[0132]

デジタル信号処理回路9においては、CPU14から出力されたビット数変換信号17により信号処理ビット数がAD変換器8における量子化ビット数と同じ10ビットに設定されており、これにより、A/D変換器8から出力されたデジタルの映像信号に対して10ビットの画像処理が行われ、画像処理が行われることによりカラーの映像信号が生成されて出力される。

[0133]

デジタル信号処理回路9から出力されたカラーの映像信号は、内部バス18を介して、LCDドライバ11、I/F回路12、フレームメモリ10及びCPU14に入力される。

[0134]

次に、I/F回路12において、デジタル信号処理回路9から出力されたカラーの映像信号に対して、この映像信号を記録媒体16に記録するための処理が行われ、これにより、記録媒体16に映像信号が記録されることになる。

[0135]

本形態においては、記録媒体16に映像信号を記録する記録モード時に、記録

媒体16に記録されている映像信号をLCD表示装置15に表示する構成にして もよい。なお、記録モード時に、記録媒体16に記録されている映像信号をLC D表示装置15に表示する構成にした場合は、LCD表示装置15に表示される 映像信号は、A/D変換器8及びデジタル信号処理回路9にて10ビットで処理 された映像信号となる。

[0136]

また、本形態においては、記録モード時に、記録媒体16に記録されている映像信号をLCD表示装置15に表示するか否かを撮影者にモード選択スイッチ19を介して選択させる構成としてもよい。

[0137]

記録媒体16への映像信号の記録が終了すると、CPU14においては、次の被写体の撮影に備えて、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数を8ビットに戻すためのビット数変換信号17がA/D変換器8及びデジタル信号処理回路9に対して出力される。これにより、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数が共に8ビットに変更される。

[0138]

次に、図3(b)に示したPC表示モードについて説明する。ここでは、電源がONされた後、一旦は、モード選択スイッチ19を介して撮影モードが選択されてLCD表示装置15にモニタリング画像が表示され、LCD表示装置15にモニタリング画像が表示されている途中でモード選択スイッチ19を介してPC表示モードが選択された場合の動作について説明する。なお、撮影モードを経ることなく、直接、PC表示モードが選択された場合にも同様の動作が行われるものとする。

[0139]

LCD表示装置15にモニタリング画像が表示されている途中でPC表示モードが選択されると、本撮像装置内に設けられた各構成要素においては、インターフェイス回路12を介してパソコン(不図示)に映像信号の画像データを転送するための処理が行われる。

[0140]

まず、CPU14において、LCD表示装置15をOFFするためにデータバス18を介してLCDドライバ11の制御が行われ、これにより、LCD表示装置15がOFFになる。

[0141]

ここで、LCD表示装置15にモニタリング画像が表示されている場合は、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号 処理ビット数が8ビットとなっている。

[0142]

このため、CPU14においては、LCDドライバ11の制御と同時に、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数を10ビットに変更するためのビット数変換信号17がA/D変換器8及びデジタル信号処理回路9に対して出力される。これにより、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数が共に10ビットに変更される。

[0143]

その後、本撮像装置内に設けられた各構成要素において、デジタル信号処理回路9からカラーの映像信号が出力されるまで、上述した記録モード時と同様の動作が行われる。

[0144]

なお、デジタル信号処理回路9から出力されたカラーの映像信号は、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数が10ビットの状態で処理された映像信号である。

[0145]

次に、I/F回路12において、デジタル信号処理回路9から出力されたカラー映像信号が、パソコン(不図示)上で処理可能なフォーマットに変換されてパソコンに転送される。

[0146]

従って、PC表示モードにおいては、I/F回路12がパソコン、プリンタ等

への外部バスインターフェースとして使用されることになる。

[0147]

次に、図3(c)に示した再生モードについて説明する。

[0148]

モード設定スイッチ19を介して再生モードが選択された場合、本撮像装置内に設けられた各構成要素においては、上述した記録モード時やPC表示モード時にA/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数が10ビットの状態で処理が行われ、記録媒体16、フレームメモリ10及びパソコン(不図示)のハードディスク(不図示)等に格納された映像信号をLCD表示装置15に再生表示させるための処理が行われる。ここでは、記録媒体16に格納されている映像信号をLCD表示装置15に再生表示する場合の動作について説明する。なお、フレームメモリ10及びパソコン(不図示)のハードディスク等に格納されている映像信号をLCD表示装置15に再生表示する場合にも同様の動作が行われるものとする。

[0149]

CPU14によって内部バス18が制御されることにより、記録媒体16に格納されている映像信号が、I/F回路12を介して読み出され、読み出された映像信号がLCDドライバ11に転送される。

[0150]

LCDドライバ11においては、記録媒体16から転送された映像信号に対して、この映像信号をLCD表示装置15に表示させるための間引き処理を含む処理が行われ、これにより、LCD表示装置15に記録媒体16に格納されていた映像信号が再生表示される。

[0151]

このように、再生モードにおいては、固体撮像素子4、アナログ信号処理回路 5、A/D変換器 8 及びデジタル信号処理回路 9 を動作させることなく、LCD 表示装置 1 5 への再生表示が行われることになる。

[0152]

このため、本形態においては、再生モード時に、固体撮像素子4、アナログ信

号処理回路5、A/D変換器8及びデジタル信号処理回路9における動作がCPU14によって停止されるように構成されており、これにより、再生モード時の動作に無関係な構成要素の消費電力が削減される。

[0153]

また、本形態においては、再生モード時に、A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数の変更動作も不要となるため、CPU14にてビット数変換信号17が出力されることがない。

[0154]

また、本形態においては、動作シーケンスの一例として図3に示したものについて説明したが、本発明においては、本発明の目的を達成する範囲内であれば、他の動作シーケンスを適用することができる。

[0155]

上述したように本形態においては、A/D変換器8における量子化ビット数が可変であるため、LCD表示モード時に、A/D変換器8における量子化ビット数を削減するように制御することにより、A/D変換器8における消費電力が低減する。

[0156]

また、デジタル信号処理回路9における信号処理ビット数が可変であるため、 LCD表示モード時に、デジタル信号処理回路9における信号処理ビット数をA /D変換器8における量子化ビット数と同様のビット数に削減するように設定す ることにより、デジタル信号処理回路9における消費電力が低減する。また、A /D変換器の後段に、A/D変換器にて変化する量子化ビット数に対応して複数 のデジタル信号処理回路を設ける必要がなく、これにより、撮像装置のシステム 全体の回路規模を増大させることがない。

[0157]

このように、LCD表示モード時に、A/D変換器8及びデジタル信号処理回路9における消費電力が低減するとともに、撮像装置のシステム全体の回路規模を増大させることがないため、撮像装置のシステム全体の消費電力が大幅に低減する。

[0158]

また、LCD表示モード時に、固体撮像素子4から出力された映像信号のデータ量を削減する場合には、固体撮像素子4から出力された全ての映像信号に対してデジタル信号処理回路9にて色補間処理が行われた後、LCDドライバ11にて映像信号のデータの間引き処理が行われる。これにより、色偽信号の発生が抑えられるため、LCD表示装置15に表示される画像の画質低下が抑えられる。

(第2の実施の形態)

図4は、本発明の撮像装置の第2の実施の形態を示すブロック図であり、電子 スチルカメラシステムの構成を示している。

[0159]

図4に示すように本形態は、図1に示した第1の実施の形態に対して、アナログ信号処理回路5から出力された映像信号をデジタルの映像信号にA/D変換する構成を、互いに異なる固定の量子化ビット数を具備するA/D変換部20,2 1にし、更に、A/D変換部20,21のいずれかを選択するためのスイッチ回路22を設けた。

[0160]

なお、A/D変換部20における量子化ビット数を10ビットに設定し、また、A/D変換部21における量子化ビット数を8ビットに設定した。

[0161]

また、CPU14は、スイッチ回路22の切換えを行うためのA/D変換部切換信号23をスイッチ回路22に対して出力し、このA/D変換部切換信号23によってスイッチ回路22を制御する。

[0162]

本形態においては、CPU14から出力されるA/D変換器切り替え信号23をスイッチ回路22に直接入力する構成であるが、本発明においては、CPU14から出力されるA/D変換器切り替え信号を内部バス18を介してスイッチ回路22に入力する構成にしても良い。

[0163]

以下に、上記のように構成された撮像装置の動作について説明する。

[0164]

LCD表示モードにおいては、CPU14において、アナログ信号処理回路5とA/D変換部21とを接続するためのA/D変換部切換信号23がスイッチ回路22に対して出力されるとともに、デジタル信号処理回路9における信号処理ビット数をA/D変換部21における量子化ビット数と同様の8ビットに変更するためのビット数変換信号17が出力される。

[0165]

これにより、スイッチ回路22が切り換わり、アナログ信号処理回路5とA/D変換部21とが接続されるとともに、デジタル信号処理回路9における信号処理ビット数が、A/D変換部21における量子化ビット数と同様の8ビットに設定される。

[0166]

その後、A/D変換部21において、アナログ信号処理回路5から出力された映像信号が8ビットの映像信号に変換されて出力され、また、デジタル信号処理回路9において、A/D変換部21から出力された映像信号に対して8ビットで画像処理が行われる。

[0167]

一方、記録モードやPC表示モードにおいては、CPU14において、アナログ信号処理回路5とA/D変換部20とを接続するためのA/D変換部切換信号23がスイッチ回路22に対して出力されるとともに、デジタル信号処理回路9における信号処理ビット数をA/D変換部21における量子化ビット数と同様の10ビットに変更するためのビット数変換信号17が出力される。

[0168]

これにより、スイッチ回路 2 2 が切り換わり、アナログ信号処理回路 5 と A / D変換部 2 0 とが接続されるとともに、デジタル信号処理回路 9 における信号処理ビット数が、A / D変換部 2 0 における量子化ビット数と同様の 1 0 ビットに設定される。

[0169]

その後、A/D変換部20において、アナログ信号処理回路5から出力された

映像信号が10ビットの映像信号に変換されて出力され、また、デジタル信号処理回路9において、A/D変換部20から出力された映像信号に対して10ビットで画像処理が行われる。

[0170]

本形態においては、第1の実施の形態と比較して、アナログ信号処理回路5から出力された映像信号をデジタルの映像信号に変換する構成のみが異なるものであり、それ以外の構成及び動作は第1の実施の形態と同様であるため詳細な説明は省略する。

[0171]

上述した第1及び第2の実施の形態においては、撮像装置が電子スチルカメラシステムである場合の構成及び動作について説明したが、本発明の撮像装置は、電子スチルカメラシステム以外の構成であってもよい。

[0172]

また、上述した第1及び第2の実施の形態においては、画像を表示する表示装置がLCD表示装置である場合の構成及び動作について説明したが、本発明においては、LCD表示装置以外の表示装置を用いることも可能である。

[0173]

また、上述した第1及び第2の実施の形態においては、LCD表示モード時の量子化ビット数を8ビットとし、記録モード時やPC表示モード時の量子化ビット数を10ビットとした場合について説明したが、本発明においては、LCD表示モード時の量子化ビット数は、記録モード時やPC表示モード時の量子化ビット数よりも小さな値であれば任意の値に設定可能である。

[0174]

また、上述した第1及び第2の実施の形態においては、固体撮像素子から出力された映像信号に対して、アナログ信号処理回路にて雑音成分の除去等のアナログ処理を行った後、A/D変換器にてA/D変換を行う構成について説明したが、本発明においては、固体撮像素子から出力された映像信号に対して、A/D変換器にてA/D変換を行った後、デジタル信号処理回路にて雑音成分の除去等のアナログ処理を行う構成としてもよい。

[0175]

【発明の効果】

以上説明したように本発明においては、A/D変換器における量子化ビット数が可変であるため、表示装置にモニタリング画像が表示される場合に、A/D変換器における量子化ビット数が少なくなるように制御すれば、A/D変換器における消費電力を低減することができる。

[0176]

また、デジタル信号処理回路における信号処理ビット数が可変である場合においては、表示装置にモニタリング画像が表示される場合に、デジタル信号処理回路における信号処理ビット数をA/D変換器における量子化ビット数と同様のビット数に設定することにより、デジタル信号処理回路における消費電力を低減することができる。また、A/D変換器の後段に、A/D変換器にて変化する量子化ビット数に対応して複数のデジタル信号処理回路を設ける必要がなく、これにより、撮像装置のシステム全体の回路規模の増大を防止することができる。

[0177]

このように、表示装置にモニタリング画像が表示される場合に、A/D変換器及びデジタル信号処理回路における消費電力を低減させることができるとともに、撮像装置のシステム全体の回路規模の増大を防止することができるため、撮像装置のシステム全体の消費電力を大幅に低減させることができる。

[0178]

また、表示装置にモニタリング画像が表示される場合に、固体撮像素子から出力された映像信号に対してデジタル信号処理回路にて画像処理が行われた後、表示装置用ドライバにて映像信号のデータの間引き処理が行われることにより、色 偽信号の発生を抑えることができるため、画質の低下を抑えることができる。

【図面の簡単な説明】

【図1】

本発明の撮像装置の第1の実施の形態を示すブロック図である。

【図2】

図1に示したデジタル信号処理回路の一構成例を示すブロック図である。

【図3】

図1に示した電子スチルビデオシステムの動作シーケンスを説明するための図であり、(a)は撮影モード時の動作シーケンスを説明するための図、(b)はPC表示モード時の動作シーケンスを説明するための図、(c)は再生モード時の動作シーケンスを説明するための図である。

【図4】

本発明の撮像装置の第2の実施の形態を示すブロック図である。

【図5】

従来の電子スチルカメラの一構成例を示すブロック図である。

【図6】

従来の電子スチルカメラの他の構成例を示すブロック図である。

【図7】

従来の電子スチルカメラの他の構成例を示すブロック図である。

【図8】

従来の電子スチルカメラの他の構成例を示すブロック図である。

【符号の説明】

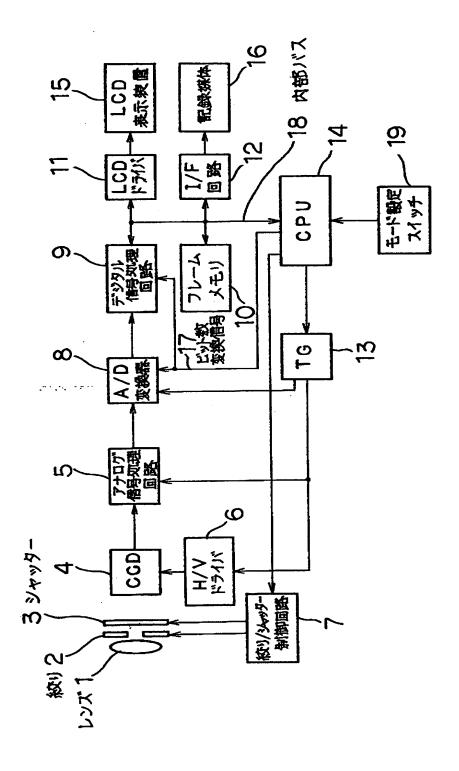
- 1 レンズ
- 2 絞り
- 3 シャッター
- 4 固体撮像素子
- 5 アナログ信号処理回路
- 6 水平/垂直ドライバ
- 7 絞り/シャッター制御回路
- 8 A/D変換器
- 9 デジタル信号処理回路
- 10 フレームメモリ
- 11 LCDドライバ
- 12 I/F回路
- 13 タイミングジェネレーター

特平11-319606

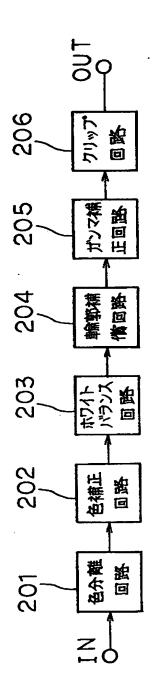
- 14 CPU
- 15 LCD表示装置
- 16 記録媒体
- 17 ビット数変換信号
- 18 内部バス
- 19 モード設定スイッチ
- 20,21 A/D変換部
- 22 スイッチ回路
- 23 A/D変換部切換信号
- 201 色分離回路
- 202 色補正回路
- 203 ホワイトバランス回路
- 204 輪郭補償回路
- 205 ガンマ補正回路
- 206 クリップ回路

【書類名】 図面

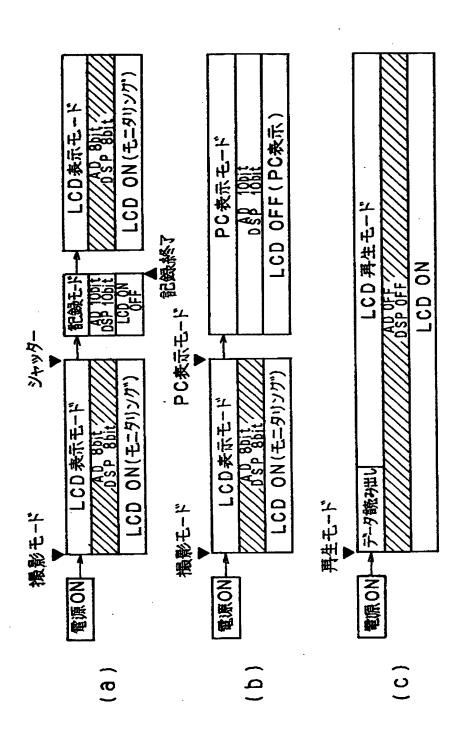
【図1】



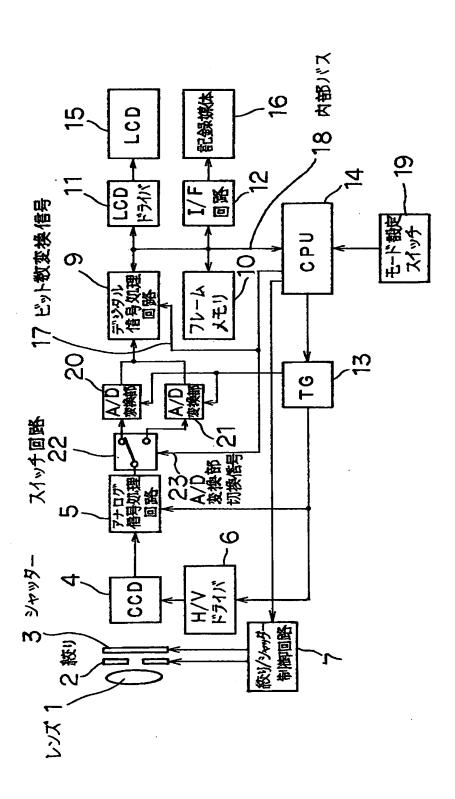
【図2】



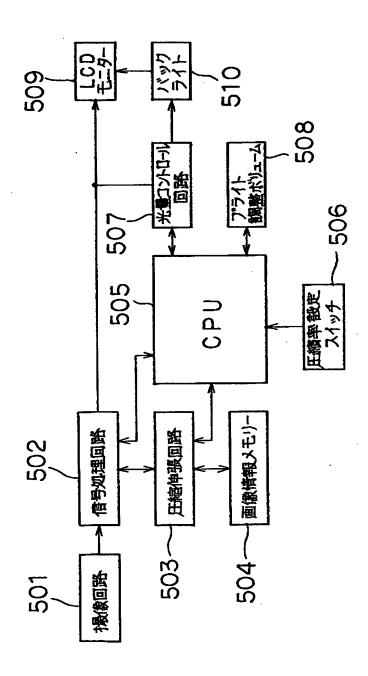
【図3】



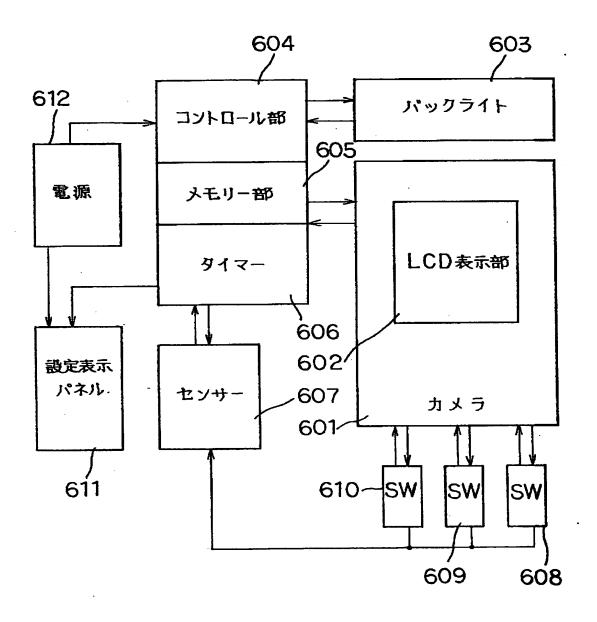
【図4】



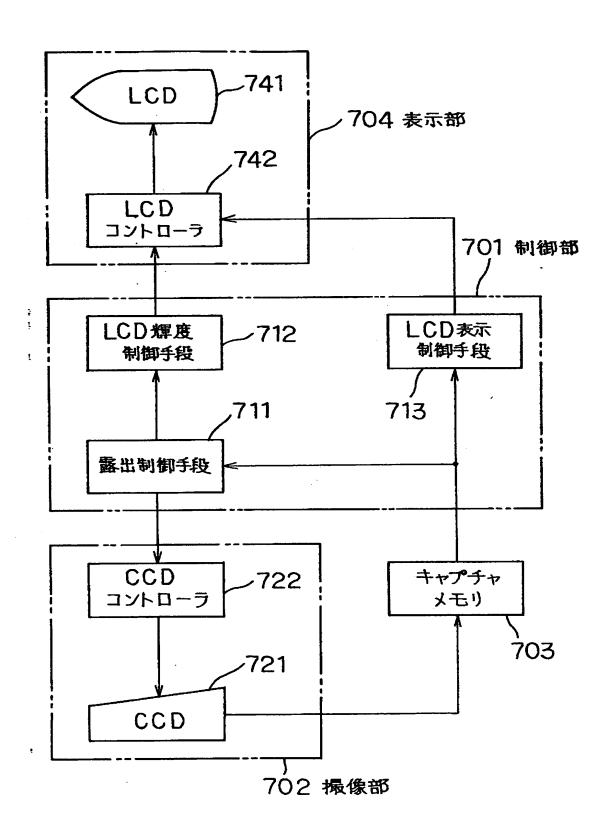
【図5】



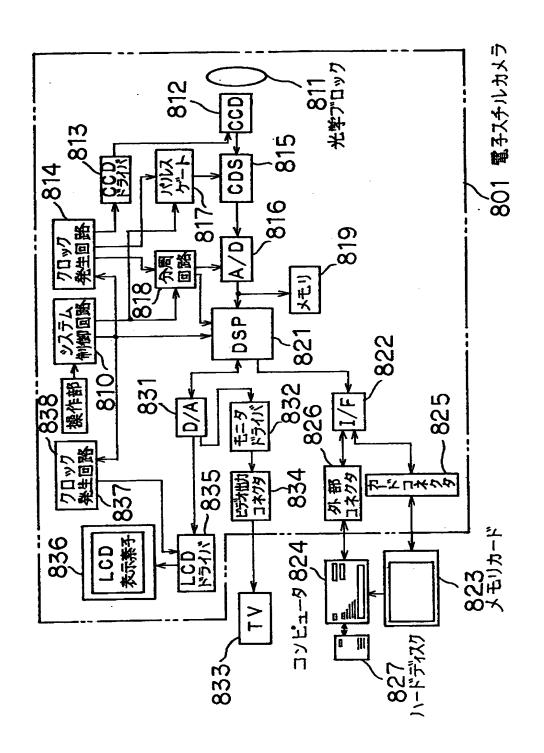
【図6】



【図7】



【図8】



特平11-319606

【書類名】 要約書

【要約】

【課題】 LCD表示装置に画像を表示する場合において、画像の画質を低下させることなくシステム全体の消費電力を低減する撮像装置を提供する。

【解決手段】 A/D変換器8における量子化ビット数及びデジタル信号処理回路9における信号処理ビット数が可変である。このため、LCD表示装置15に映像信号を表示するLCD表示モード時に、A/D変換器8における量子化ビット数を削減し、かつ、デジタル信号処理回路9における信号処理ビット数をA/D変換器8における量子化ビット数と同様のビット数に削減する。これにより、LCD表示モード時に、A/D変換器8及びデジタル信号処理回路9における消費電力が低減するため、撮像装置のシステム全体の消費電力が大幅に低減する。

【選択図】 図1

出願人履歷情報

識別番号

[000004237]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社